

产品介绍

YCC32-0812SC1是一款 X 波段高集成度四通道多功能芯片，3.3V 电源供电，工作频率范围 8GHz~12GHz，芯片内部集成低噪声放大器，功率放大器，开关，6 位数控衰减器，6 位数控移相器，功分器，波束控制等模块，可提供最大 31.5dB 的衰减范围，步进 0.5dB，以及 360° 的移相范围，步进 5.625°。芯片采用塑封 QFN 封装，共 76 个管脚，芯片尺寸为 9×9mm。

应用领域

- 雷达
- 通信系统

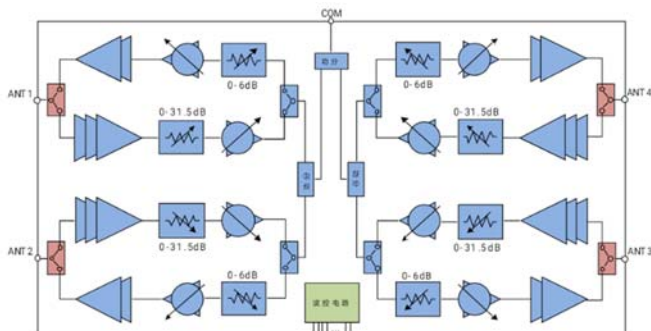


图1 YCC32-0812SC1结构框图

关键技术指标

- 工作频率：8 GHz到12 GHz
- 6位衰减，0.5dB步进；6位移相，5.625°步进
- 增益Tx：19.5dB@10GHz（COM 端口到ANT 端口）（2dB/4dB 可调，最低可调至 13.5dB）
- 增益Rx：13.5dB@10GHz（ANT 端口到COM 端口）
- 接收NF：<2.9dB（不衰减）
- 接收P1dB：>-24dBm
- 发射Psat：28.3dBm@8~11GHz（COM 口输入 13dBm）
- 饱和发射时发射效率：>19%
- 相位误差均方根：<3°
- 移相时幅度一致性：<±1dB
- 衰减精度：<0.2+2% A_i
- 衰减附加相移：<±4°
- 收发切换时间：<100ns
- 工作电压：3.3V
- 工作电流：400mA/3600mA/150mA @10GHz 接收/连续波饱和发射/负载态
- VSWR：<2.1@8~11GHz
- 封装尺寸：QFN 9mm × 9mm



极限值 温度=25 °C，除非有其它说明。

符号	参数	条件	最小值	最大值	单位
T _A	工作环境温度		-55	+85	°C
Pin_max.	最大射频输入功率			+27	dBm
T _j	结温		-	+150	°C
T _{stg}	储存温度		-65	+150	°C

注意: 对以上所列的最大极限值，如果器件工作在超过此极限值的环境中，很可能对器件造成永久性破坏。在实际运用中，最好不要使器件工作在此极限值或超过此极限值的环境中。

电参数 温度 =25 °C

参数	条件	最小值	典型值	最大值	单位
频率范围		8	—	12	GHz
接收线性增益	ANT _n 端口到 COM 端口	11.5	13.5	15	dB
发射线性增益	COM 端口到 ANT _n 端口	18	19.5	21	dB
带内增益平坦度		—	—	3.5	dB
端口驻波比	8 ~ 11GHz	—	—	2.1	—
接收噪声系数	不衰减	2.4	—	2.9	dB
接收输入 P-1dB		-24.5	—	-22	dBm
发射输出 P-1dB		26	—	27	dBm
发射输出 P _{sat}	8 ~ 11GHz	28.3	—	28.9	dBm
发射输出 P _{sat}	12GHz	—	27.3	—	dBm
发射效率	连续波饱和发射	19	—	24.8	%
RMS 相移误差		—	—	3	Deg
移相幅度一致性		-1	—	1	dB
RMS 衰减误差		—	—	0.4	dB
衰减附加相移		-4	—	4	Deg
收发切换时间		—	—	100	ns
四通道接收电流		—	400	—	mA
四通道发射电流	连续波饱和发射 10GHz	—	3600	—	mA
四通道发射电流	连续波饱和发射 8GHz	—	4900	—	mA
四通道发射电流	连续波饱和发射 12GHz	—	3000	—	mA
四通道负载态电流		—	150	—	mA



YCC32-0812SC1通过了防静电测试(人体模式 HBM)至少为Class1B: ≥500V, <1000V。当拿取时，要采取合适的 ESD 保护措施， 以免造成性能下降或功能失效。

数字端口电参数

参数	符号	条件	最小值	最大值	单位
输入高电平电压	V_{IH}	$VCC = 2.7 V to 3.6 V$	1.7	—	V
输入低电平电压	V_{IL}	$VCC = 2.7 V to 3.6 V$	—	0.8	V
输入高电平电流	I_{IH}	$VCC = 2.7 V to 3.6 V$	-500	500	μA
输入低电平电流	I_{IL}	$VCC = 2.7 V to 3.6 V$	-500	500	μA
输出高电平电压	V_{OH}	$VCC = 2.7 V to 3.6 V$ $I_{OH} = -100 \mu A$	$VCC-0.2$	VCC	V
输出高电平电压	V_{OH}	$VCC = 2.7 V$ $I_{OH} = -8mA$	2.4	VCC	V
输出低电平电压	V_{OL}	$VCC = 2.7 V to 3.6 V$ $I_{OL} = 100 \mu A$	0	0.2	V
输出低电平电压	V_{OL}	$VCC = 2.7 V, I_{OL} = 8mA$	0	0.4	V

管脚配置

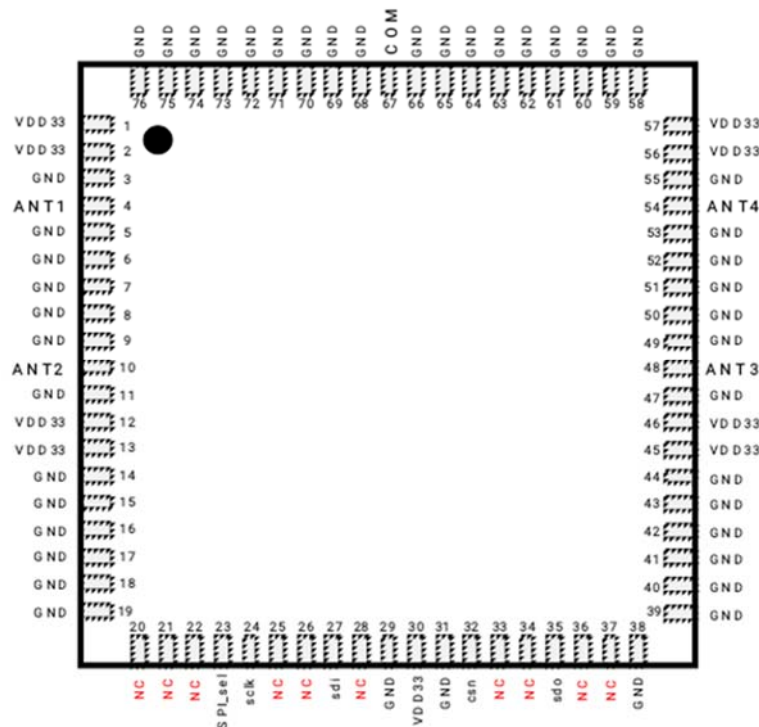


图 2 芯片管脚布局图

管脚序号	管脚名称	端口属性	备注	管脚序号	管脚名称	端口属性	备注
1	VDD33	电源	通道一 3.3V 电源端	39	GND	地	
2	VDD33	电源	通道一 3.3V 电源端	40	GND	地	
3	GND	地		41	GND	地	
4	ANT1	射频	通道一 射频端口	42	GND	地	
5	GND	地		43	GND	地	
6	GND	地		44	GND	地	
7	GND	地		45	VDD33	电源	通道三 3.3V 电源端
8	GND	地		46	VDD33	电源	通道三 3.3V 电源端
9	GND	地		47	GND	地	
10	ANT2	射频	通道二 射频端口	48	ANT3	射频	通道三 射频端口
11	GND	地		49	GND	地	
11	VDD33	电源	通道二 3.3V 电源端	50	GND	地	
13	VDD33	电源	通道二 3.3V 电源端	51	GND	地	
14	GND	地		52	GND	地	
15	GND	地		53	GND	地	
16	GND	地		54	ANT4	射频	通道四 射频端口
17	GND	地		55	GND	地	
18	GND	地		56	VDD33	电源	通道四 3.3V 电源端
19	GND	地		57	VDD33	电源	通道四 3.3V 电源端
20	CHIP	输入	第五通道输出控制, 弱下拉	58	GND	地	CHIP=0 四通道; CHIP=1 五通道
21	TR3	输入	连续开关发射控制, 弱下拉	59	GND	地	
22	EN	输入	波控使能控制, 弱下拉	60	GND	地	
23	SPI_sel	输入	SPI 模式接地	61	GND	地	
24	Sclk	输入	时钟, 弱下拉	62	GND	地	
25	TR1	输入	接收开关控制, 弱下拉	63	GND	地	
26	TR2	输入	脉冲发射开关控制, 弱下拉	64	GND	地	
27	Sdi	输入	串行数据输入	65	GND	地	
28	SET	输入	三级寄存器锁存, 弱下拉	66	GND	地	
29	GND	地		67	COM	射频	射频公共端口
30	VDD	电源	波控 3.3V 电源端	68	GND	地	
31	GND	地		69	GND	地	
32	csn	输入	数字片选信号, 弱上拉	70	GND	地	

33	FIN	输入	功能寄存器输入, 弱下拉	70	GND	地	
34	FEN	输入	功能寄存器使能, 弱上拉	72	GND	地	
35	sdo	输出	串行数据输出	73	GND	地	
36	OE	输入	输出使能, 弱上拉	74	GND	地	
37	LD	输入	自检控制, 弱下拉	75	GND	地	
38	GND	地		76	GND	地	

典型测试曲线 (如无特殊说明, 测试条件为电源电压 3.3V, 常温环境)

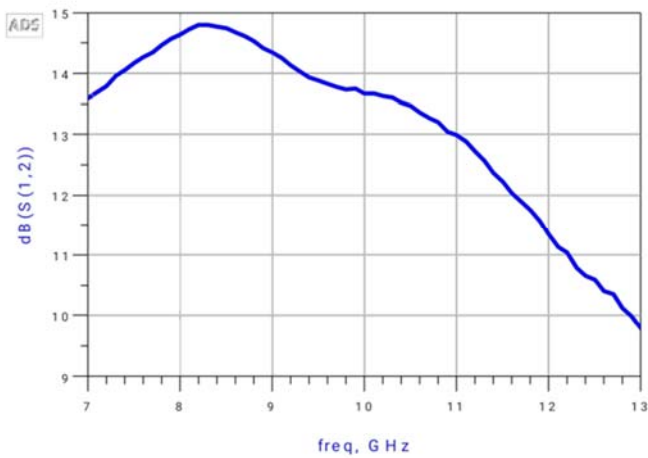


图 3 接收增益 (ANTn 到 COM, 其他通道负载态)

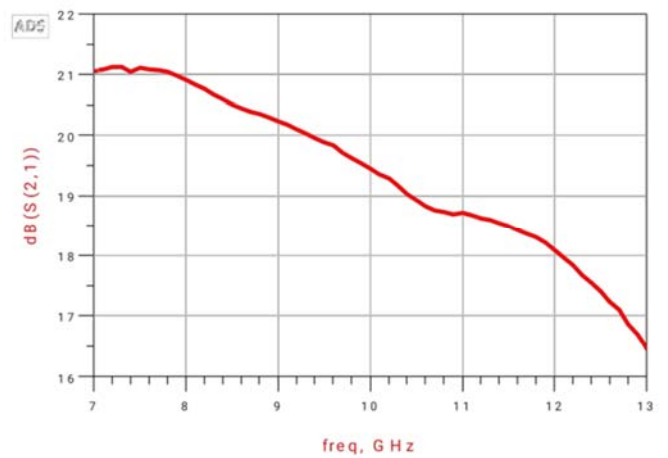


图 4 发射增益 (COM 到 ANTn, 其他通道负载态)

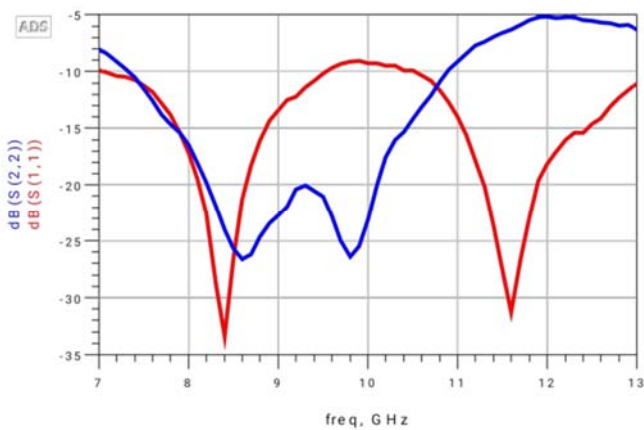


图 5 接收模式端口回波损耗

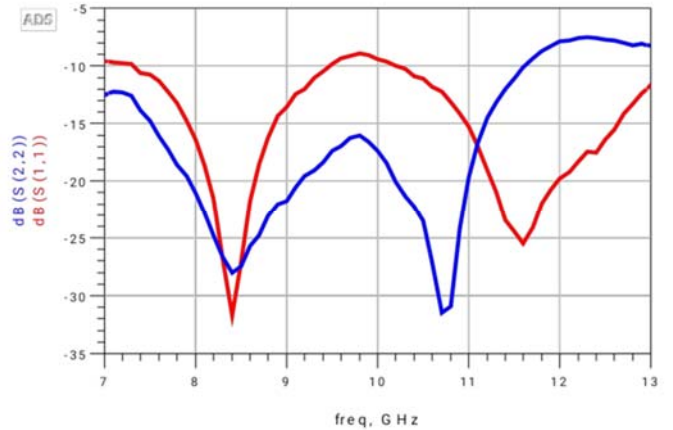


图 6 发射模式回波损耗

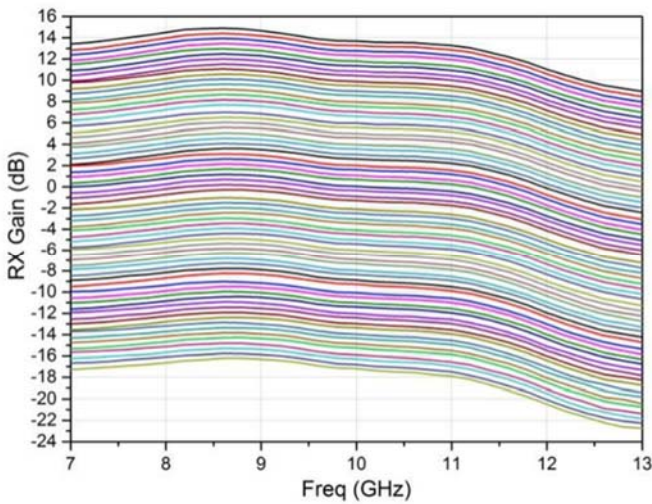


图 9接收模式 64态衰减时附加相移 vs频率

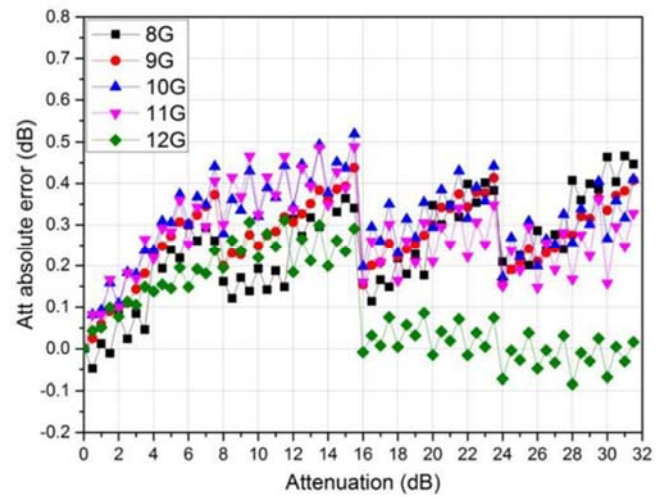


图 10接收模式 RMS衰减误差 vs频率

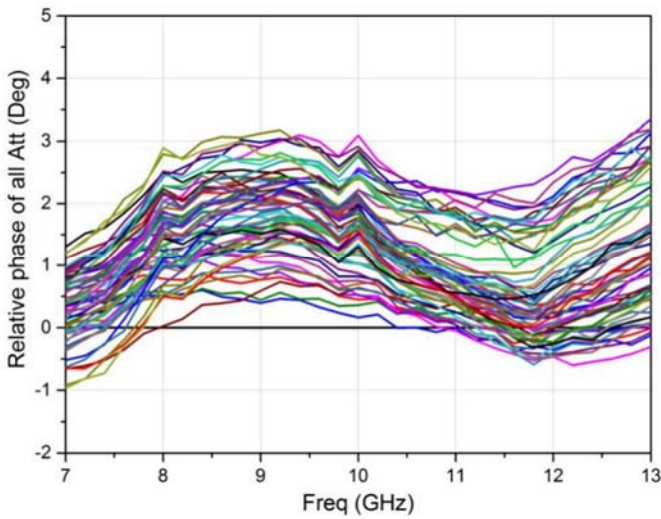


图 11接收模式 64态相对移相曲线 vs频率

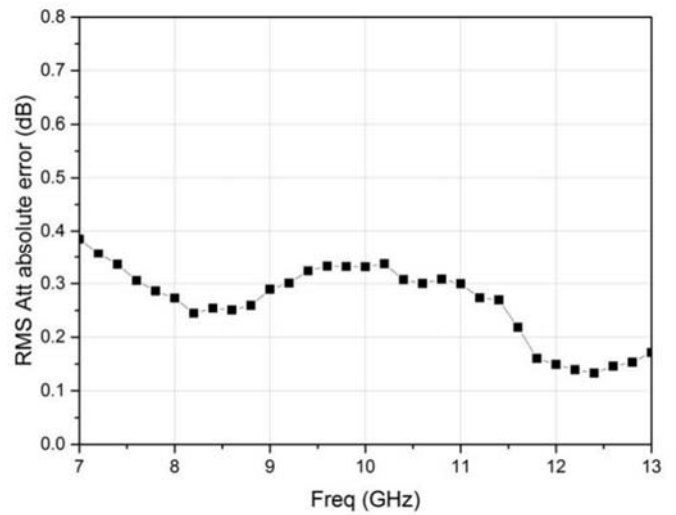
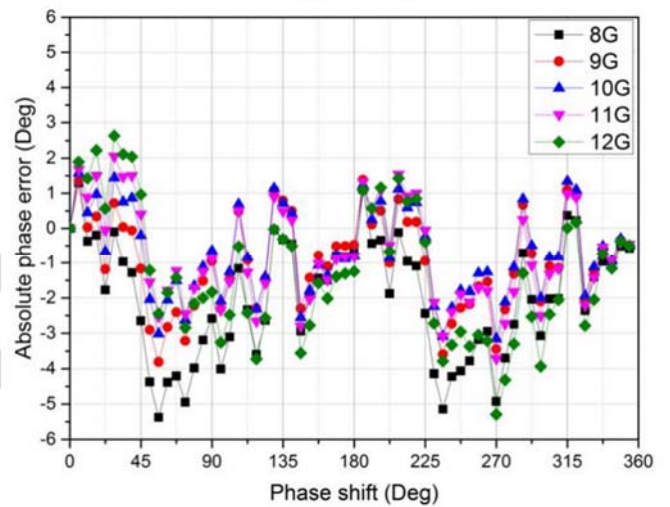
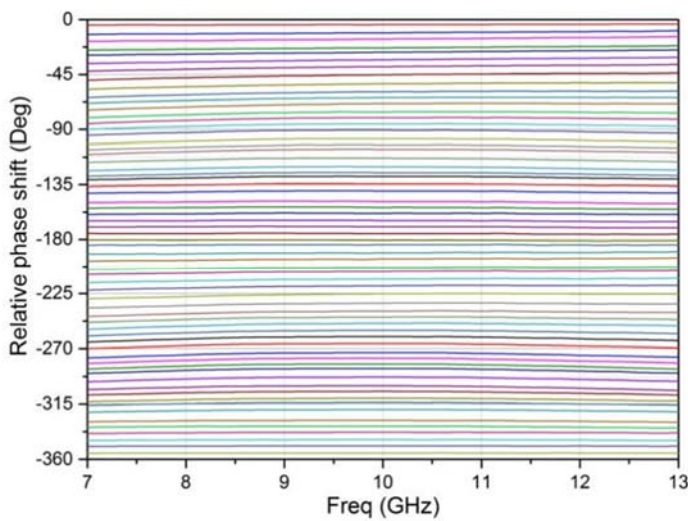


图 12接收模式移相误差 vs移相值



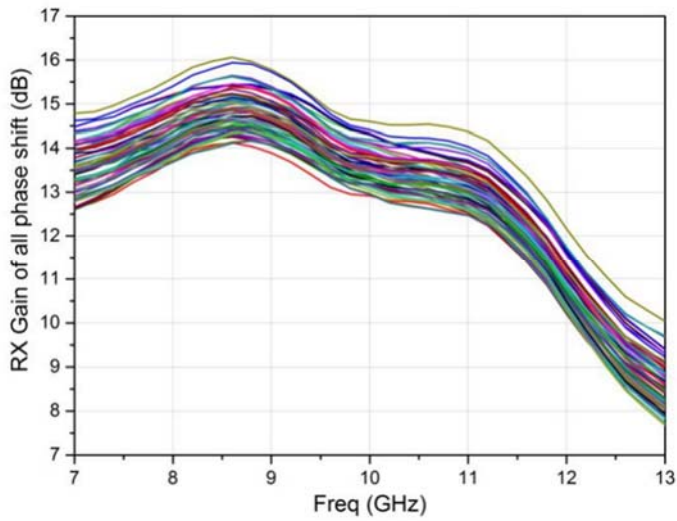


图 13 接收模式 64 态移相时增益曲线 vs 频率

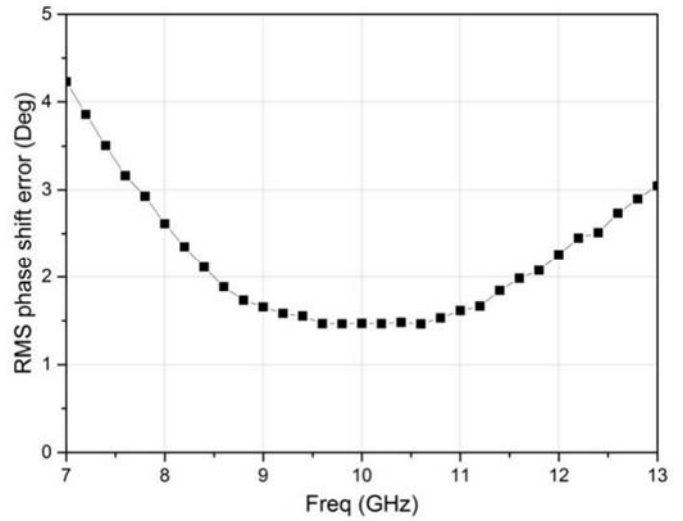


图 14 接收模式 RMS 移相误差 vs 频率

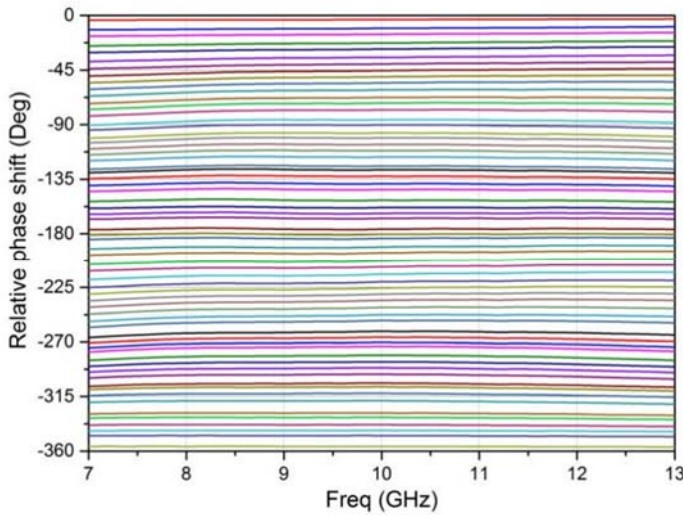


图 15 发射模式 64 态相对移相曲线 vs 频率

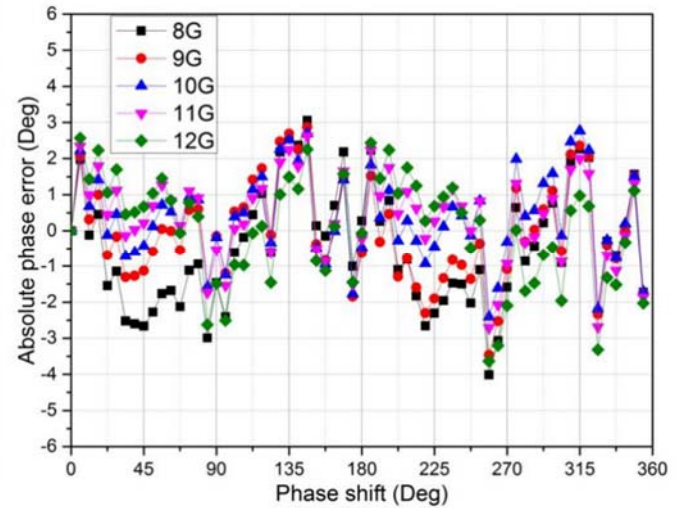


图 16 发射模式移相误差 vs 移相值

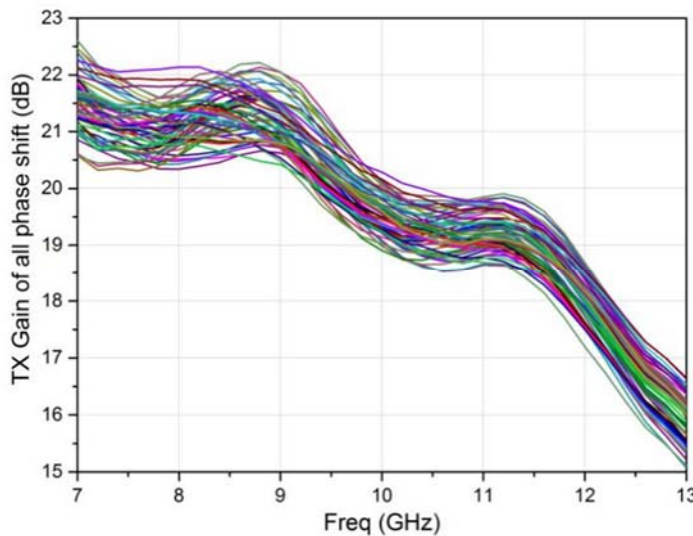


图 17 发射模式 64 态移相时增益曲线 vs 频率

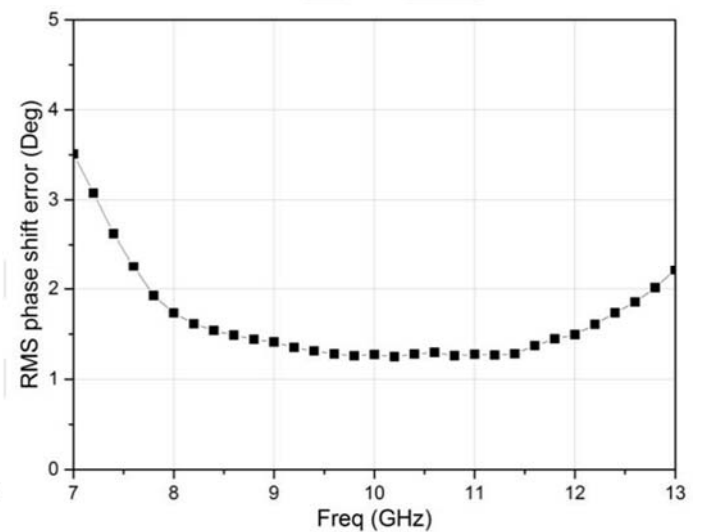


图 18 发射模式 RMS 移相误差 vs 频率

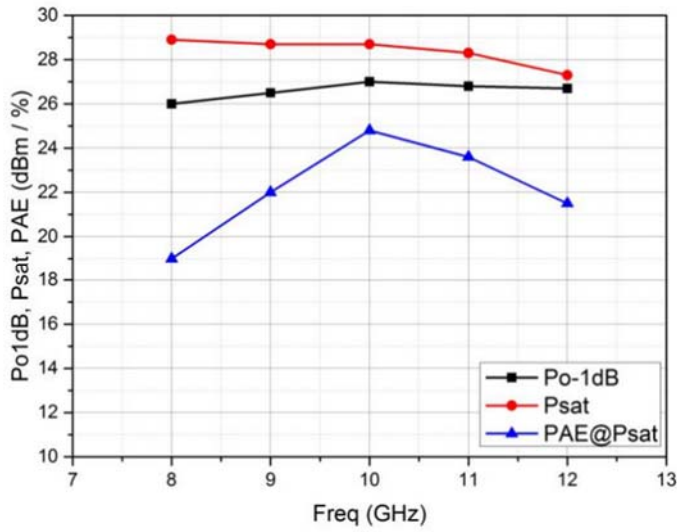


图 19 发射输出 1dB 功率,饱和功率,效率 vs 频率

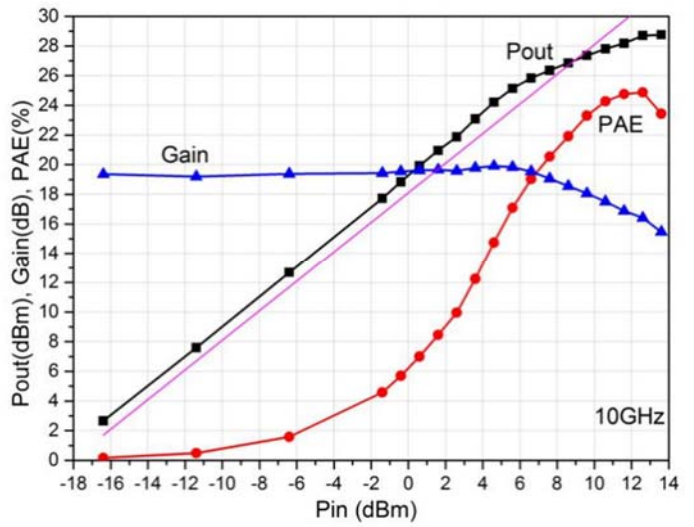


图 20 10GHz 发射输出功率,发射效率,增益 vs 输入功率

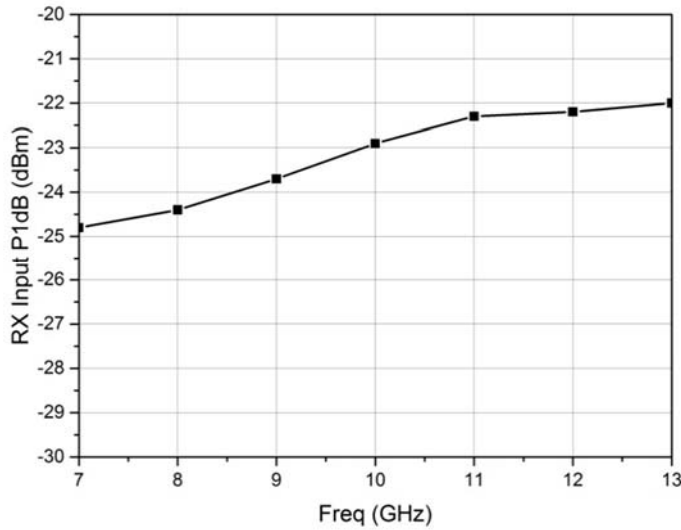


图 21 接收输入 1dB 功率 vs 频率

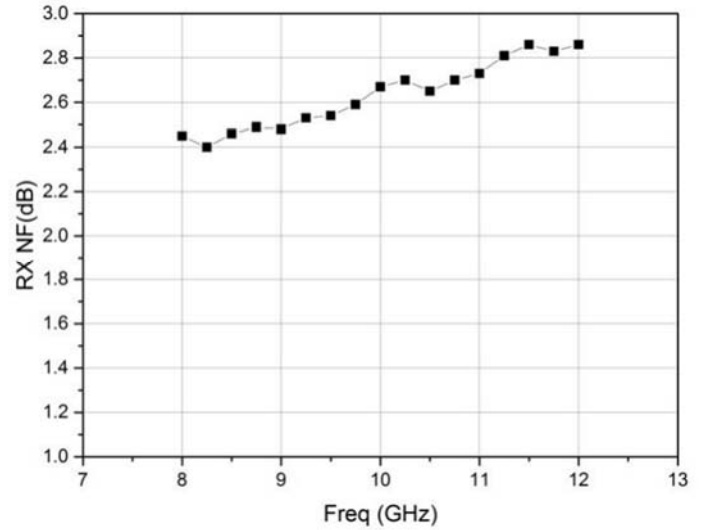


图 22 接收噪声系数 vs 频率

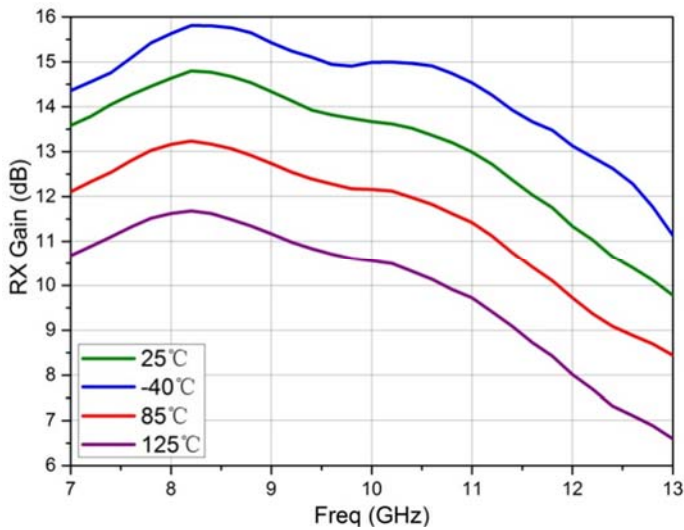


图 23 接收高低温增益曲线 vs 频率

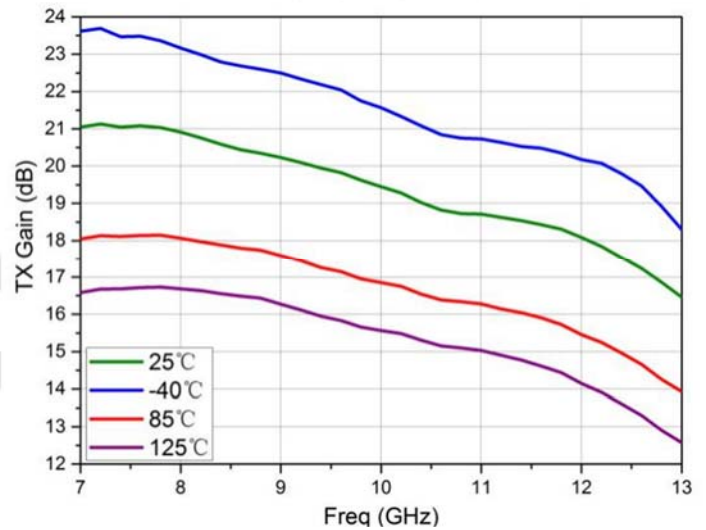


图 24 发射高低温增益曲线 vs 频率

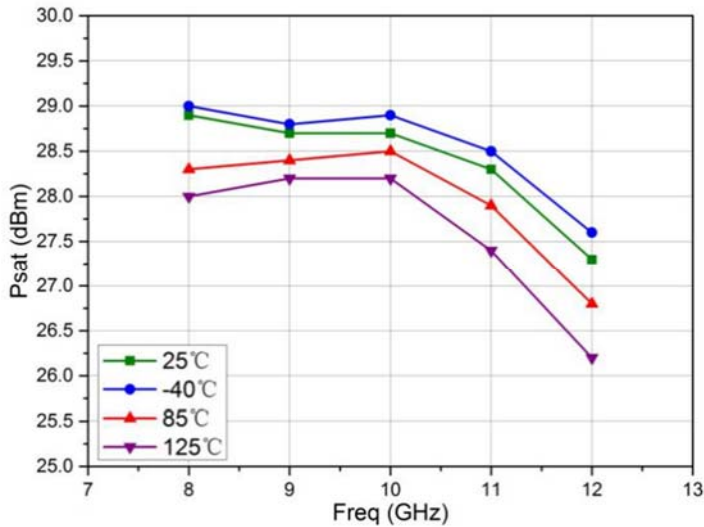


图 25 发射高低温饱和输出功率 vs 频率

SPI数字控制功能

SPI 模块用于在 SPI 模式下配置芯片的移相衰减值和内部开关控制信号 rx、tx0、sw1、sw2，并对这些控制字进行读写操作。外部引脚 SPI_SEL 为低电平时是 SPI 模式。SPI 接口如图所示：

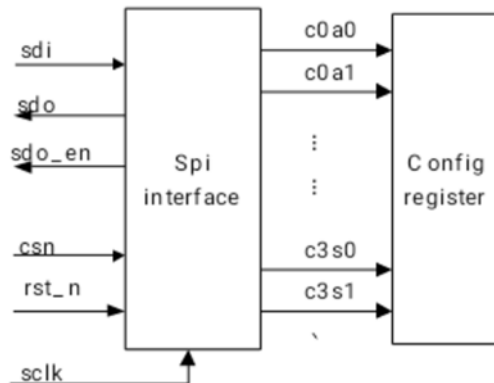


图 26 SPI 接口示意图

SPI 接口为 sclk、csn、sdi、sdo，sdo_en 为内部接口，在写操作时 sdo_en 为高电平；在读操作时，sdo_en 为低电平。

寄存器定义：

序号	地址	描述	署名
1	Reg0x00[0:5]	c0a0:c0a5	第一通道的衰减
2	Reg0x00[6:11]	c0p0:c0p5	第一通道的移相
3	Reg0x00[12:13]	c0sw1:c0sw2	第一通道 sw1和 sw2
4	Reg0x00[14]	c0s0	第一通道 tx0
5	Reg0x00[15]	c0s1	第一通道 rx
6	Reg0x00[16:21]	c1a0:c1a5	第二通道的衰减
7	Reg0x00[22:27]	c1p0:c1p5	第二通道的移相
8	Reg0x00[28:29]	c1sw1:c1sw2	第二通道 sw1和 sw2

9	Reg0x00[30]	c1s0	第二通道 tx0
10	Reg0x00[31]	c1s1	第二通道 rx
11	Reg0x00[32:37]	c2a0:c2a5	第三通道的衰减
11	Reg0x00[38:43]	c2p0:c2p5	第三通道的移相
13	Reg0x00[44:45]	c2sw1:c2sw2	第三通道 sw1和 sw2
14	Reg0x00[46]	c2s0	第三通道 tx0
15	Reg0x00[47]	c2s1	第三通道 rx
16	Reg0x00[48:53]	c3a0:c3a5	第四通道的衰减
17	Reg0x00[54:59]	c3p0:c3p5	第四通道的移相
18	Reg0x00[60:61]	c3sw1:c3sw2	第四通道 sw1和 sw2
19	Reg0x00[62]	c3s0	第四通道 tx0
20	Reg0x00[63]	c3s1	第四通道 rx

64位数据结构如下表所示:

第一通道:

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
rx	tx0	sw2	sw1	p5	p4	p3	p2	p1	p0	a5	a4	a3	a2	a1	a0

第二通道:

D31	D30	D29	D28	D27	D26	D25	D24	D23	D22	D21	D20	D19	D18	D17	D16
rx	tx0	sw2	sw1	p5	p4	p3	p2	p1	p0	a5	a4	a3	a2	a1	a0

第三通道:

D47	D46	D45	D44	D43	D42	D41	D40	D39	D38	D37	D36	D35	D34	D33	D32
rx	tx0	sw2	sw1	p5	p4	p3	p2	p1	p0	a5	a4	a3	a2	a1	a0

第四通道:

D63	D62	D61	D60	D59	D58	D57	D56	D55	D54	D53	D52	D51	D50	D49	D48
rx	tx0	sw2	sw1	p5	p4	p3	p2	p1	p0	a5	a4	a3	a2	a1	a0

写数据时序

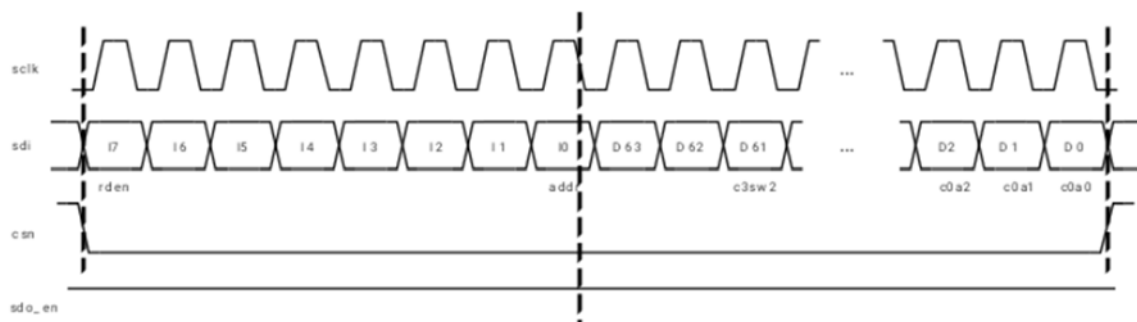


图 27 SPI 写时序

具体配置时序如图所示，csn 圈出持续 72 个周期的低电平，在数据位发送完成后拉高。数据从 sdi 写入到寄存器 reg0x00[63:0]。读写位为命令字节的最高位，为 1 时代表读操作；为 0 时代表写操作。地址只有 1 位，为命令字节的最低位，为 0 时写入 reg0x00[63:0]。

读数据时序：

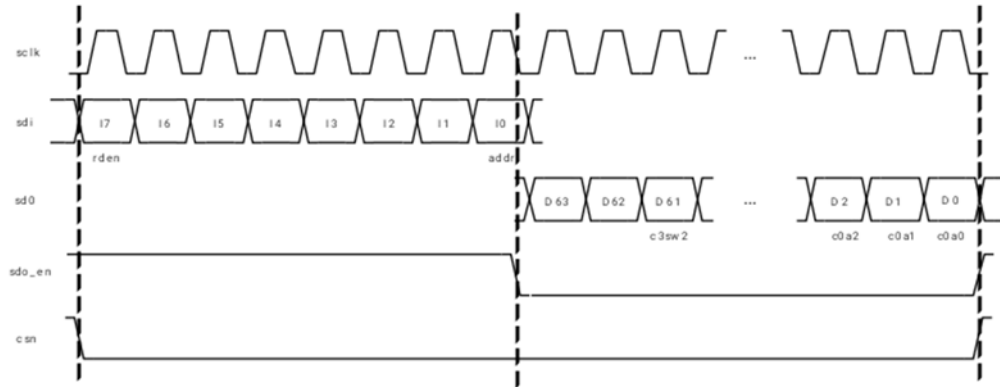


图 28 SPI 读时序

读数据过程，sdi 先发送命令字节，rden=1，当 spi 接收收到命令字节后，将数据从 sdo 发送出去。

开关控制逻辑：

rx	tx0	sw1	sw2	对应通道状态
0	0	0	1	接收态
1	0	1	0	过渡态
1	1	1	0	发射态
1	0	0	0	负载态

数字波控功能

SPI_SEL 信号接高电平为控模式。

状态控制输出说明

收发状态控制，五个通道采用相同的逻辑控制输入，由各个通道的收发状态控制位分别输出相
应通道的状态。

表 4 状态控制说明

输入					对应通道状态
EN	TR1	TR2	MCT	MCR	
0	0	0	x	0	接收态
0	1	0	x	0	过渡态
0	1	1	0	x	发射态
其它组合					负载态

注 1:在配置发射态时,先要通过 FIN 输入 12 ‘h3e0, 配置功能寄存器.

注 2: 上电后, MCT=MCR 的默认值为 1, 芯片默认处于负载态。在进行收发状态切换时需要对其 MCT、MCR 进行相应的配置。

波控时序图

1、数据输入时序

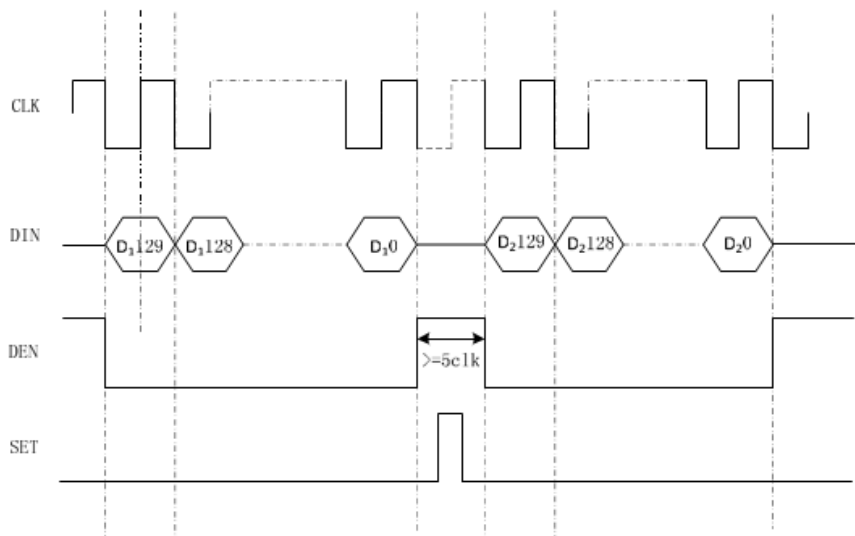


图 29 波控时序图

DEN 为低时, CLK 上升沿, 数据从 DIN 端口写入。130 位数据定义如下: 其中 AT、AR 分别为发射、接收衰减值, PT、PR 分别为发射、接收移相值;SET 上升沿更新数据。

表 5 130 位数据定义

第一通道					
D[25:20]	D19	D18	D[17:12]	D[11:6]	D[5:0]

AT1[5:0]	MCT1	MCR1	AR1[5:0]	PT1[5:0]	PR1[5:0]
----------	------	------	----------	----------	----------

第二通道

D[51:46]	D45	D44	D[43:38]	D[37:32]	D[31:26]
AT2[5:0]	MCT2	MCR2	AR2[5:0]	PT2[5:0]	PR2[5:0]

第三通道

D[77:72]	D71	D70	D[69:64]	D[63:58]	D[57:52]
AT3[5:0]	MCT3	MCR3	AR3[5:0]	PT3[5:0]	PR3[5:0]

第四通道

D[103:98]	D97	D96	D[95:90]	D[89:84]	D[83:78]
AT4[5:0]	MCT4	MCR4	AR4[5:0]	PT4[5:0]	PR4[5:0]

第五通道（备用）

D[129:124]	D123	D122	D[121:116]	D[115:110]	D[109:104]
AT5[5:0]	MCT5	MCR5	AR5[5:0]	PT5[5:0]	PR5[5:0]

2、功能寄存器输入时序

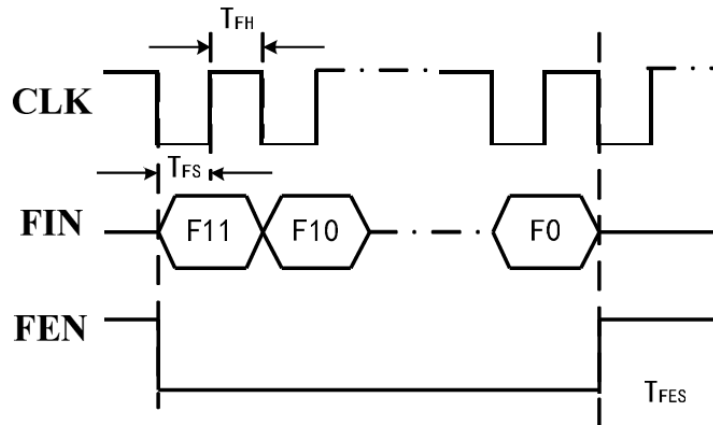


图 30 功能寄存器

输入时序FEN 为低时，CLK 上升沿时，数据从FIN 端口输入。

3、串行输出时序

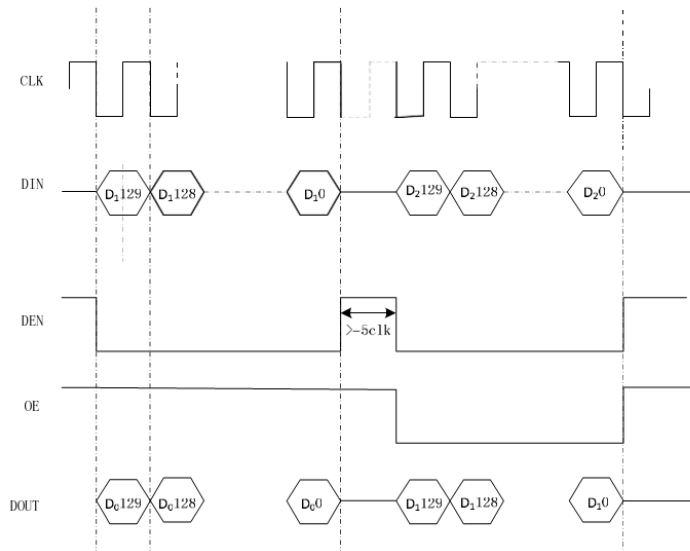


图 31 串行输出时序

连续输入时，将 OE 拉低，DOU 将依次输出上一次输入的 130bit 数据，可用于芯片级联场景。

封装方案

芯片采用 QFN76 管脚封装，尺寸为 9mm×9mm，详细尺寸信息如下图所示。

封装后芯片背面金属是整个芯片直流和交流信号的地端以及芯片主要的散热输出端，应用时需要与板上地平面有充分理想的连接以及充分良好的散热。

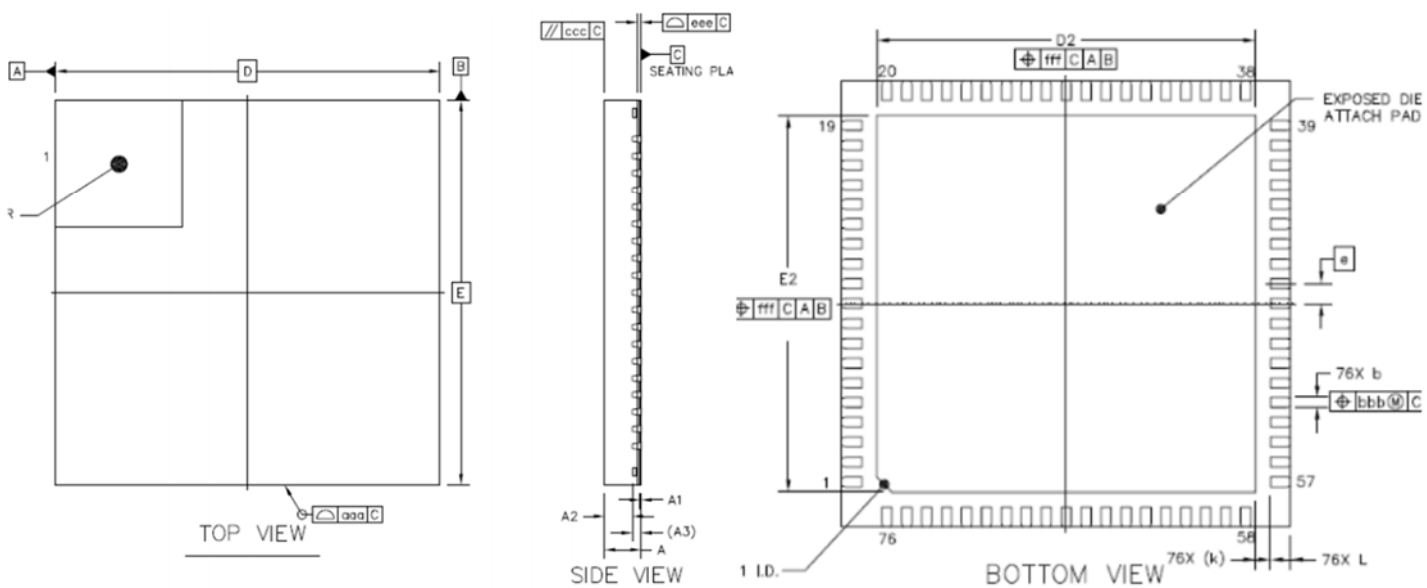


图29 封装外形

外形尺寸

尺寸 符号	数值（毫米）		
	最小	标称	最大
A	0.8	0.85	0.9
A1	0	0.02	0.05
A2	—	0.65	—
A3	0.203 REF		
b	0.15	0.20	0.25
D	9 BSC		
E	9 BSC		
e	0.4 BSC		
D2	7.5	7.6	7.7
E2	7.5	7.6	7.7
L	0.3	0.4	0.5
K	0.3 REF		
aaa	0.1		
ccc	0.1		
eee	0.08		
bbb	0.07		
fff	0.1		

采购信息

编号	封装	版本	描述
YCC32-0812SC1	QFN 9mm × 9mm	C1	X 波段四通道多功能芯片

定义

极限值定义

极限值是根据绝对最大额定值系统(IEC60134) 给出的。压力高于一个或多个极限值，会造成对该产品的永久性损坏。这些是压力额定值，并且以这些额定值或者其它任何高于规定额定值的条件去操作器件将得不到任何保证。长时间的极限值操作可能会影响产品的可靠性。

使用方法

在此描述的产品的使用方法仅起说明作用。在没有进一步测试或修正的情况下，益丰不作任何陈述或保证：这些使用方法将适用于特定用途。

免责声明

生命保障类应用

这些产品并非为生命保障应用、器件或系统而设计的，因此，这些产品的故障可能会导致人身伤害。

若益丰的客户在生命保障类应用中使用或销售这些产品，应自担风险，并同意全部赔偿此类应用给益丰公司造成的任何损失。

修改权限

益丰公司持有对产品做出修改的权利，恕不另行通知，修改包括对电路、标准单元或软件进行设计或性能修改。除非另有说明，益丰公司对这些产品的使用不承担任何责任或义务，不在任何专利、版权、或侵权下转让许可或权利，也不会做出任何陈述或保证：这些产品不受专利、版权或侵权限制。

文件历史记录：版本 2.0，最新更新2021年2月28日 星期日